

(19) 日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2003-532298

(P2003-532298A)

(43) 公表日 平成15年10月28日 (2003.10.28)

(51) Int.Cl.⁷

H 0 1 L 33/00

識別記号

F I

H 0 1 L 33/00

データベース (参考)

C 5 F 0 4 1

審査請求 未請求 予備審査請求 有 (全 33 頁)

(21) 出願番号 特願2001-579374(P2001-579374)
 (86) (22) 出願日 平成13年3月16日 (2001.3.16)
 (85) 翻訳文提出日 平成14年10月28日 (2002.10.28)
 (86) 国際出願番号 PCT/DE01/01002
 (87) 国際公開番号 WO01/082384
 (87) 国際公開日 平成13年11月1日 (2001.11.1)
 (31) 優先権主張番号 100 20 464. 3
 (32) 優先日 平成12年4月26日 (2000.4.26)
 (33) 優先権主張国 ドイツ (DE)
 (31) 優先権主張番号 100 26 255. 4
 (32) 優先日 平成12年5月26日 (2000.5.26)
 (33) 優先権主張国 ドイツ (DE)

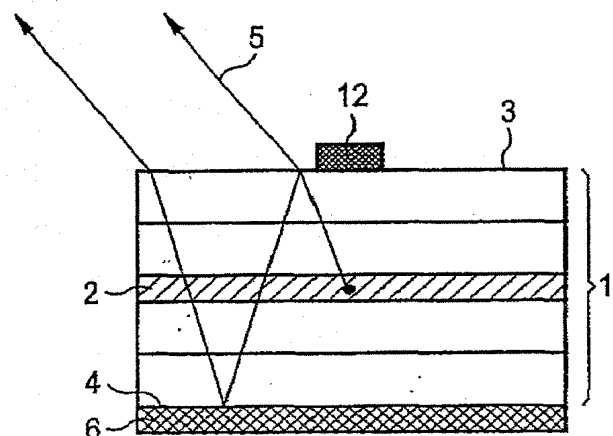
(71) 出願人 オスラム オプト セミコンダクターズ
 ゲゼルシャフト ミット ベシュレンクテ
 ル ハフツング
 Osram Opto Semikond
 uctors GmbH
 ドイツ連邦共和国 レーゲンスブルク ヴ
 ェルナーヴェルクシュトラッセ 2
 (72) 発明者 シュテファン バーダー
 ドイツ連邦共和国 レーゲンスブルク ド
 イチュヘルンヴェーク 2
 (74) 代理人 弁理士 矢野 敏雄 (外4名)

最終頁に続く

(54) 【発明の名称】 発光半導体素子

(57) 【要約】

本発明はGa Nベースの発光半導体素子に関し、この発光半導体素子の半導体基体は種々のGa N半導体層 (1) の積層体によって形成されている。この半導体基体は第1の主面 (3) 及び第2の主面 (4) を有し、生成される放射 (5) が第1の主面 (3) を通過して出力結合され、また第2の主面 (4) 上にはリフレクタ (6) が形成されている。さらに本発明は、本発明による半導体素子の製造方法にも関する。先ず基板 (8) 上には中間層 (9) が被着され、この中間層 (9) 上には素子の半導体基体を形成する複数のGa N層 (1) が被着される。最終的には、基板 (8) 及び中間層 (9) が剥がされ、半導体基体の一方の主面にはリフレクタ (6) が形成される。



【特許請求の範囲】

【請求項1】 発光半導体素子であって、

該半導体素子の半導体基体は種々のⅢⅤ族窒化物半導体層(1)の積層体によって形成されており、該半導体素子は第1の主面(3)及び第2の主面(4)を有し、

生成される放射(5)の少なくとも一部は前記第1の主面(3)を通過して出力結合される、発光半導体素子において、

前記第2の主面(4)上にリフレクタが被着されていることを特徴とする、発光半導体素子。

【請求項2】 前記半導体層(1)はGaN、AlN、InN、AlGaIn、InGaInまたはAlInGaInから構成されている、請求項1記載の発光半導体素子。

【請求項3】 前記リフレクタ(6)は、反射性の金属性の接触面によって形成されている、請求項1または2記載の発光半導体素子。

【請求項4】 前記接触面は、Ag、AlまたはAg合金またはAl合金から構成されている、請求項3記載の発光半導体素子。

【請求項5】 前記リフレクタ(6)は誘電性の鏡面仕上げによって形成されており、有利には該誘電性の鏡面仕上げは複数の誘電性の層によって形成されている、請求項1または2記載の発光半導体素子。

【請求項6】 前記リフレクタ(6)は、前記第2の主面(4)上に被着された透過性の第1の層及び該第1の層上に被着された反射性の第2の層を有する、請求項1または2記載の発光半導体素子。

【請求項7】 前記半導体基体の露出された表面の全体または該半導体基体の部分領域は粗面化されている、請求項1から7のいずれか1項記載の発光半導体素子。

【請求項8】 発光半導体素子の製造方法であって、

該発光半導体素子の半導体基体は、種々のⅢⅤ族半導体層(1)の積層体によって形成されており、該半導体素子は第1の主面(3)及び第2の主面(4)を有し、

生成される放射(5)の少なくとも一部は前記第1の主面(3)を通過して出力結合され、前記第2の主面(4)はリフレクタ(6)を有する形式の発光半導体素子の製造方法において、

- 基板(8)上に中間層(9)を被着するステップと、
- 該中間層(9)上に種々の複数のIII-V族窒化物半導体層(1)を被着するステップと、
- 該中間層(9)も含めた該基板(8)を剥がすステップと、
- 前記半導体基体の前記第2の主面(4)上に前記リフレクタ(6)を被着するステップ、とを有することを特徴とする、発光半導体素子の製造方法。

【請求項9】 前記基板(8)としてSi基板を使用する、請求項8記載の方法。

【請求項10】 SiC中間層を被着する、請求項8または9記載の方法。

【請求項11】 前記中間層(9)を貼り合わせ法によって被着する、請求項8から10記載の方法。

【請求項12】 前記中間層(9)をエピタキシャルに被着する、請求項8から10記載の方法。

【請求項13】 前記リフレクタ(6)を金属性の層の被着により形成し、該金属層を同時に前記半導体基体の接触部に使用する、請求項8から12記載の方法。

【請求項14】 GaN層(1)を製造する前に、前記中間層(9)上にマスク(11)を被着する、請求項8から13のいずれか1項記載の方法。

【請求項15】 前記半導体基体を粗面化する、請求項8から14のいずれか1項記載の方法。

【請求項16】 前記半導体基体をエッチングにより粗面化する、請求項15記載の方法。

【請求項17】 前記半導体基体をサンドブラスト法により粗面化する、請求項15記載の方法。

【請求項18】 発光半導体素子の製造方法であって、
該発光半導体素子の半導体基体は種々のIII-V族窒化物半導体層(1)の

積層体によって形成されており、該半導体素子は第1の主面及び第2の主面を有し、

生成される放射の少なくとも一部は前記第1の主面を通過して出力結合され、前記第2の主面はリフレクタを有する形式の発光半導体素子の製造方法において、

該III-V族窒化物層を、基板基体及び中間層を有する接合基板上に被着し、該基板基体の熱膨張係数は、前記III-V族窒化物層の熱膨張係数に類似するまたはそれよりも大きく、

該III-V族窒化物層を中間層上に析出することを特徴とする、発光半導体素子の製造方法。

【請求項19】 前記中間層の厚さは、前記接合基板の熱膨張係数が実質的基板基体によって決定されているように薄い、請求項18記載の方法。

【請求項20】 前記基板基体はSiC、ポリSiC、サファイア、GaNまたはAlNを含む、請求項18または19記載の方法。

【請求項21】 前記中間層はSiC、シリコン、サファイア、MgO、GaNまたはAlGaNを含む、請求項18から20のいずれか1項記載の方法。

【請求項22】 前記中間層は少なくとも部分領域において単結晶の表面を有する、請求項18から21のいずれか1項記載の方法。

【請求項23】 前記III-V族窒化物層を、Si(111)表面上または少なくとも部分領域においては単結晶である前記中間層のSiC表面上に析出する、請求項18から22のいずれか1項記載の方法。

【請求項24】 前記中間層を貼り合わせ法によって基板基体上に被着する、請求項18から23のいずれか1項記載の方法。

【請求項25】 前記基板基体と前記中間層との間に接着層を形成する、請求項18から24のいずれか1項記載の方法。

【請求項26】 前記接着層はシリコン酸化膜を含む、請求項25記載の方法。

【請求項27】 前記接合基板上に前記III-V族窒化物層を被着する前にエピタキシャル窓を有するマスク層を形成し、該接合基板のエピタキシャル表

面は該エピタキシャル窓内では覆われていない、請求項18から26のいずれか1項記載の方法。

【請求項28】 前記III-V族窒化物層を前記接合基板上に被着した後、に個々の半導体層積層体に構造化する、請求項18から27のいずれか1項記載の方法。

【請求項29】 該方法を、
—支台を前記半導体層積層体に被着するステップと、
—前記接合基板を剥がすステップとで続行する、請求項28記載の方法。

【請求項30】 該方法を、
—中間支台を前記半導体層積層体に被着するステップと、
—前記接合基板を剥がすステップと、
—前記接合基板が剥がされた半導体層積層体の側の上に支台を被着するステップと、
—前記中間支台を剥がすステップとで続行する、請求項28記載の方法。

【請求項31】 前記半導体層積層体上に反射層を形成する、請求項28から30のいずれか1項記載の方法。

【請求項32】 前記反射層を金属性の層の被着により形成する、請求項31記載の方法。

【請求項33】 前記金属性の層は銀、アルミニウムまたは銀合金またはアルミニウム合金を含む、請求項32記載の方法。

【請求項34】 前記反射層を同時に接触面として使用する、請求項31から33のいずれか1項記載の方法。

【請求項35】 前記反射層を誘電性の鏡面仕上げによって形成する、請求項31記載の方法。

【請求項36】 前記反射層を、透過性の第1の層の前記半導体層積層体上への被着、及び反射性の第2の層の該第1の層上への被着により形成する、請求項31記載の方法。

【請求項37】 前記半導体層積層体の表面を少なくとも領域的に粗面化する、請求項28から36のいずれか1項記載の方法。

【請求項38】 前記半導体層積層体の表面をエッチングにより粗面化する、請求項37記載の方法。

【請求項39】 前記半導体層積層体の表面をサンドブラスト法により粗面化する、請求項37記載の方法。

【発明の詳細な説明】

【0001】

本発明は、請求項1記載の上位概念による発光半導体素子並びに請求項8または18記載の上位概念による発光性半導体素子の製造方法に関する。

【0002】

GaNベースの発光半導体素子は、例えばUS 5 210 051から公知である。そのような半導体素子は、活性GaN層を有する半導体基体を含み、このGaN層はSiC層上に被着されている。半導体基体は表側では光を出力結合するGaN層と接触しており、裏側ではSiC層と接触している。

【0003】

さらには例えばUS 5 874 747から、GaNの代わりに使用される窒化物並びにこの窒化物を基礎とする三元混晶または四元混晶を使用することが公知である。殊に次の化合物が該当する。すなわちAlN、InN、AlGaN、InGaN、InAlN及びAlInGaNである。以下では「III-V族窒化物半導体」は、この三元混晶または四元混晶並びにガリウム窒化物自体に関する。

【0004】

さらに、GaN半導体結晶をエピタキシャルに製造することが公知である。基板としては通常の場合サファイア結晶またはSiCが使用される。US 5 928 421によれば、格子欠陥を回避することに関してSiC基板が選択されるべきであり、何故ならばサファイアとGaNとの間の格子不整合が比較的大きいことに基づいて、サファイア上に成長されたGaN層は多数の格子欠陥を有するからである。

【0005】

発光性GaN半導体素子の欠点は以下のことである。すなわち、半導体基体内で生成される放射が出力結合される表面においては、半導体基体から周囲へと移行する際に屈折率の大きな飛躍的变化が生じることである。屈折率の大きな飛躍的变化は、放射のかかなりの部分が再び半導体基体に逆反射され、それによって素子の放射効率が減少することになる。これに関する原因は、生成される放射の出力結合面における全反射にある。光線の出力結合面への入射角度が、その都度の

表面法線に関して、全反射角度よりも大きい場合には、光線は完全に半導体基体に逆反射される。半導体基体の屈折率と周囲の屈折率との差が大きくなるにつれ、全反射角度は小さくなり、全反射される放射の成分は増加する。

【0006】

さらには、入射角度が全反射角度よりも小さい光線は、部分的に半導体基体に逆反射される。この際逆反射される成分は、半導体基体と周囲との間の屈折率の差が大きくなればなるほど増大する。したがってGaN素子において生じるような屈折率の大きな飛躍的变化は、出力結合面における反射損失が大きくなることに繋がる。逆反射された放射は部分的に半導体基体において吸収されるか、または出力結合面とは異なる面から放射されるので、全体としては放射効率は減少する。

【0007】

放射効率を高める手段は、半導体基体の基板上にリフレクタを被着させることである。このことは例えばDE 43 05 296に示されている。これによって半導体基体に逆反射される放射は再び出力結合面の方向へと配向され、その結果放射の逆反射された部分は消滅するのではなく、少なくとも部分的に1回または複数回内部で反射された後に同様に出力結合される。

【0008】

従来技術による発光性GaN素子では、この点において例えばSiCのような吸収性基板を使用することは不利である。半導体基体に逆反射された放射は基板によって大部分吸収されるので、リフレクタを用いて放射効率を高めることは不可能である。

【0009】

特許明細書US 5,786,606から、GaNベースの発光半導体素子の製造方法が公知であり、この製造方法ではSIMOX (Separation by IMplantation of OXygen) 基板上またはSOI (Silicon On Isolator)基板上に、先ずSiC層がエピタキシャル成長される。このSiC層上にはその後複数のGaNベースの層が析出される。

【0010】

しかしながらSiC層によって、素子の放射効率が低減する。何故ならばSiC層においては生成される放射の一部が吸収されるからである。さらには、十分な結晶品質を有するSiC層をエピタキシャルに形成させることには多額の製造コストが要求される。

【0011】

本発明の課題は、放射効率が高められたIII-V族窒化物半導体素子を提供することである。さらに本発明の課題は、そのような半導体素子の製造方法を提供することである。

【0012】

この課題は請求項1記載の半導体素子ないし請求項8または18記載の製造方法によって解決される。本発明の有利な実施形態は従属請求項2から7に記載されている。従属請求項9から17及び19から31には、請求項8ないし請求項18による製造方法の有利な実施形態が記載されている。

【0013】

本発明によれば発光半導体素子が、例えば放射吸収性の基板を有さない薄膜素子として形成される。素子の半導体基体は積層体状に配置された複数の異なるIII-V族窒化物半導体層によって形成されている。動作時にはGaNベースまたは使用される窒化物の活性半導体層は電磁放射を生成し、この電磁放射は積層体の第1の主面を通過して出力結合される。積層体の第2の主面上にはリフレクタが被着されており、その結果出力結合の際に差し当たり半導体基体に逆反射される放射の部分は、このリフレクタによって再び出力結合同面の方向に配向される。

【0014】

したがって、生成される放射の第一次出力結合成分の他に、別の成分がリフレクタにおいて1回または複数回内部反射した後に出力結合される。つまり全体として出力結合度は、従来技術によるGaN半導体素子に比べると高められる。

【0015】

有利な実施形態においては、GaNベースの半導体層はGaN、AlN、AlGaN、InGaN、InAlNまたはAlInGaNから成る。これらの材料

を使用することによって、生成される放射の中心波長は紫外線スペクトル領域までの可視スペクトル領域の広範な領域において調整することができる。本発明を用いることにより、殊に有利には青色及び緑色発光ダイオード、UV発光ダイオードならびに相応のレーザダイオードを実現することができる。

【0016】

殊に有利な実施形態においては、リフレクタを金属性の接触面によって形成することができる。この接触面はリフレクタとしても、半導体基体の電氣的な接触部としても使用される。有利にはこの実施形態においては、反射側においては半導体基体と接触するための別の装置は必要ない。接触面の材料としては、殊にAl、Ag並びにAl合金及びAg合金が適している。

【0017】

別の有利な実施形態においては、リフレクタは誘電性の鏡面仕上げによって形成されている。そのような鏡面仕上げはSiO₂ないしTiO₂から成る層列を半導体基体上に被着することによって製造することができる。誘電性の鏡面仕上げでもって有利には、損失の無い反射を広範な波長領域において達成することができる。

【0018】

有利な実施形態では、リフレクタは第2の主面上に被着された透過性の第1の層及びこの層上に被着された反射性の第2の層を有する。これによって接触層を簡単なやり方でもって、電氣的な特性に関しても反射特性に関しても最適化することができる。

【0019】

別の有利な実施形態においては、半導体基体の露出している表面の全体またはこの半導体基体の部分領域が粗面化される。この粗面化によって、出力結合面における全反射は阻止され、これによって有利には最適な出力結合度はさらに高められる。

【0020】

本発明による製造方法は、先ず基板上に中間層が被着される。この中間層上には複数の異なるIII-V族窒化物半導体層が析出される。これらの層は素子の

半導体基体を形成する。次のステップでは、そのようにして形成されたⅢⅢⅢ-Ⅴ族窒化物層の積層体から中間層も含む基板が剥がされる。さらなるステップにおいては、半導体基体における2つの主面の一方の面上にリフレクタが被着される。

【0021】

別の実施形態ではSi基板が使用され、このSi基板にはSiC中間層が被着されている。SiCは殊にGaNベース素子の製造に適しており、何故ならばSiCはGaNに類似する格子定数を有し、その結果SiCに析出されたGaNベースの層では僅かな格子欠陥しか有さないからである。

【0022】

別の殊に有利な実施形態においては、中間層が貼り合わせ法を用いて被着され、次にこの中間層は薄くされる。Si基板及びSiC中間層を使用する場合には、有利にはSiO₂層を形成することによりSiウェハをSiCウェハと接合することができる。択一的には、中間層をエピタキシャル成長させることができ、これによって殊に均質な中間層を製造することができる。

【0023】

別の有利な実施形態では、反射性の金属接触部をGaN半導体基体上に被着することによってリフレクタが形成される。金属接触部の材料として、反射性並びに接合特性に基づいて殊にAg、Al、Ag合金及びAl合金が適している。

【0024】

製造方法の別の実施形態では、リフレクタを複数の誘電性の層である誘電性の鏡面として構成し、このことから誘電性のリフレクタの上述した利点が生じる。

【0025】

本発明の殊に有利な実施形態においては、半導体基体の粗面化によって製造方法が続行され、この際半導体基体の露出した表面全体またはこの半導体基体の部分領域が粗面化される。光効率を高めることに関する殊に効果的な粗面は、半導体基体をエッチングすることによって、またはサンドブラスト法を用いることにより製造することができる。

【0026】

別の殊に有利な実施形態においては、III-V族窒化物層を中間層上に析出する前にマスク層が被着される。このマスク層は層を構造化し、殊にIII-V族窒化物層を接続していない複数の領域に分割する。このことは殊に有利には、亀裂が形成されること及び中間層が基盤から剥がれることを阻止する。有利には（殊に中間層材料としてSiCを使用する場合には）、マスクとして酸化物マスクが形成される。

【0027】

別の本発明による製造方法では、複数のIII-V族窒化物層がエピタキシャルに、基板基体及び中間層を有する接合基板上に被着される。ここで、基板基体の熱膨張係数はIII-V族窒化物層の熱膨張係数に類似する、またはそれよりも大きい。接合基板は少なくとも2つの領域、すなわち基板基体及び中間層を有し、またそのような基板としてエピタキシャル法のための出発基板を表す基板と解される。殊に中間層はエピタキシャルに基板基体上に被着されるのではなく、有利には貼り合わせ法によって被着される。

【0028】

そのような接合基板では熱特性が特に基板基体によって決定され、一方この熱特性には十分に依存せずに、エピタキシャル表面、また殊にこの表面の格子定数は中間層によって確定されている。したがって有利には中間層を最適に、被着すべき層の格子定数に適合させることができる。同時に十分に高い熱膨張係数を有する基板基体を使用することによって、GaNベースの層を被着した後に、これらの層が冷却段階において張引され、これにより層に亀裂が生じることが阻止される。したがって有利には中間層は、接合基板全体の熱膨張係数が実質的に基板基体の熱膨張係数に相応するように薄く形成される。典型的には基板基体は中間層よりも少なくとも20倍厚い。

【0029】

本発明の有利な構成では基板基体はSiC、有利には多結晶（ポリSiC）、サファイア、GaNまたはAlNを含む。SiCの熱膨張係数は、GaNベースの材料の熱膨張係数と類似しており、その他の前述した材料はGaNベースの材料よりも大きな熱膨張係数を有する。したがって有利には、エピタキシャルに被

着された層を冷却する際に亀裂が形成されることが回避される。

【0030】

本発明の有利な構成では、中間層SiC、シリコン、サファイア、MgO、GaNまたはAlGaNを含む。これらの材料は殊に、GaNに適合された格子定数を有する実質的に単結晶の表面を形成することに適している。有利にはエピタキシャル表面としてSi(111)表面または単結晶SiC表面が使用され、この表面上にGaNベースの層が成長される。

【0031】

本発明の有利な実施形態では、GaNベースの層が接合基板上に析出され、ここでは中間層が貼り合わせ法によって基板基体に被着されている。有利には基板基体と中間層との間には、例えばシリコン酸化膜から成る接着層が形成されている。

【0032】

貼り合わせ法によって、例えば中間層を基板基体上にエピタキシャルに被着する際に生じるような材料の非互換性によって制限されることなく、有利には複数の材料系を組み合わせることができる。

【0033】

十分薄い中間層を得るために、ここではまた差し当たり基板基体上に比較的厚い中間層を貼り付け、次にこの中間層は例えば研磨したり裂いたりして、必要な厚さにまで薄くされる。

【0034】

本発明の有利な実施形態では、III-V族窒化物層を接合基板上に析出する前にマスク層が形成され、その結果エピタキシャル表面のマスクに覆われていない領域にのみIII-V族窒化物層が成長される。これによって有利には、これらの層が層平面において区切られ、張引またこれと同時に生じる亀裂の形成に対する付加的な保護が達成される。

【0035】

本発明の別の有利な構成では、III-V族窒化物層が接合基板上に析出された後に個々の半導体層積層体へと構造化される。その後III-V族半導体層積

層体上に支台が被着され、次いで接合基板が剥がされる。この接合基板を少なくとも部分的に再利用することができる。このことは製造に非常にコストがかかるSiC基板基体の場合には殊に有利である。さらにこの方式及びやり方によって薄膜素子が製造される。ここで薄膜素子はエピタキシャル基板を含まない素子と解される。

【0036】

発光半導体素子の場合には放射効率を高めることができ、何故ならば例えばSiC基板において生じるような、生成される放射のエピタキシャル基板における吸収が回避されるからである。

【0037】

半導体層積層体を接続基体から支台に記述のように貼り替えることは、本発明によれば2つのステップで行われる。GaNベースの半導体層積層体は先ず中間支台に貼り合わされ、次に本来の支台に貼り合わされ、その結果最終的に本来の支台は接合基板に合わせられる。有利にはそのように製造された半導体層積層体は、従来技術によるエピタキシャル層を備えたGaNベースの半導体基体のような相応の層列を有し、その結果2つの層積層体に対しては同一の次の処理ステップ、例えば切断、接触、ケーシングへの取り付けを行うことができる。

【0038】

製造方法においては、半導体層積層体上には放射効率を高めるために反射層が形成される。GaNベースの半導体素子における放射効率は、GaNベースの材料の屈折率が高いために、大部分が半導体基体の境界面における反射によって制限される。吸収性の基板を有さない発光半導体基体では、有利には反射層によって出力結合面において反射される放射成分を再び出力結合面へと配向することができる。したがって放射効率はさらに高められる。

【0039】

有利には反射層は、例えばアルミニウム、銀または相応のアルミニウム合金または銀合金を含む金属層として構成される。

【0040】

有利にはそのような金属層は同時に接触面としても使用することができる。択

一的には、反射層を複数の誘電性の層である誘電性の鏡面によって構成することができる。

【0041】

本発明の有利な実施形態においては、半導体層積層体の表面の少なくとも一部が粗面化される。これによって表面における全反射が妨害され、つまり放射効率を高めることができる。有利には粗面化はエッチングまたはサンドブラスト法によって行われる。

【0042】

更なる特徴、利点及び有効性は、図1～7に示した4つの実施例の以下の説明に記載されている。ここで図1は、本発明による半導体素子の第1の実施例の概略的な断面図である。図2は、本発明による半導体素子の第2の実施例の概略的な断面図である。図3は、本発明による製造方法の第1の実施例の概略図である。図4は、本発明による製造方法の第2の実施例の概略図である。図5は、本発明による製造方法の別の実施例の概略的な断面図である。図6は、本発明による製造方法の別の実施例の概略的な断面図である。図7は、本発明による製造方法の別の実施例の概略的な断面図である。

【0043】

図1に図示した発光半導体素子は、積層体状に配置された種々の複数の半導体層1を有し、これらの半導体層1はGa₂NまたはGa₂Nベースの三元化合物または四元化合物から構成されている。動作時にはこれらの層の内部に活性領域2が形成され、この活性領域2内で放射5が生成される。

【0044】

層積層体は第1の主面3及び第2の主面4によって境界付けられている。実質的に生成される放射5は第1の主面3を通過して、境界付けられた周囲へ出力結合される。第2の主面4上にはリフレクタ6が被着されており、このリフレクタ6は直接に半導体基体上に蒸着されたAg層によって形成されている。半導体基体は出力結合側では接触面12を介して、また反射側ではAg反射層を介して接触される。反射側の接触は例えば、半導体基体が反射側において支台としても電流供給部としても使用される金属基体に載置されていることによって行うことが

できる。

【0045】

リフレクタ6は、出力結合の際に第1の主面3において半導体基体に逆反射された放射5の一部が、再び第1の主面3の方向に反射されるように作用し、その結果全体として第1の主面3を通過して出力結合される放射量が高められる。放射量が高めることは、薄膜素子としての素子が放射を吸収する基板を有さない構成であり且つリフレクタ6が直接的にGaN半導体基体上に被着されていることによって実現できる。

【0046】

本発明による半導体素子の図2に図示した実施例は、半導体基体の表面が粗面部7を有するという点で、図1に示した素子とは異なる。この粗面部7は第1の主面3において放射5が散乱するように作用し、その結果第1の主面3における全反射が阻止される。さらにこの散乱は、生成される放射が半導体基体から去ることなく2つの主面3と4との間ないしリフレクタ6との間の連続する同種の反射によって光導体のように案内されることを阻止する。

【0047】

図3には、本発明による製造方法の第1の実施例が図示されている。出発点、図3aにはSi基板8が図示されている。このSi基板上に、第1のステップにおいてSiC中間層9が貼り合わせ法を用いて被着され、この2つの基板の間にはSiO₂層10が形成される(図3b)。次のステップではSiC層9基板が数マイクロメートルまで薄くされる(図3c)。薄くされたSiC基板9上にはエピタキシャルにMOCVD法を用いて種々の複数のGaN半導体層1が析出され、これらの層は本発明による素子の半導体基体を形成する(図3d)。GaN層積層体を製造した後に、Si基板8並びにSiC中間層9が除去される(図3e)。その後GaN半導体基体の主面4上に、Ag合金またはAl合金から成る反射性の金属性の接触面6が蒸着される(図3f)。

【0048】

第1の主面3における全反射を最小限にするために、引き続き半導体基体はサンドブラスト法または適切なエッチング種を用いたエッチングによって粗面化さ

れる。

【0049】

図4に図示した本発明による製造方法の実施形態は、上述した第1の実施例と同様にSiC基板9を薄くすることまでも含めた(図4a～図4c)経過を説明する。上述の実施例との違いは、GaN層1を析出する前に酸化マスク11がSiC層9上に被着されるという点である(図4d)。この酸化マスク11は、次のステップにおいてGaN層1がマスクによって覆われていないSiC中間層の部分領域上にのみ成長するように作用する。

【0050】

そのように形成されたGaN層1は層平面に沿って区切られているので、SiCとGaNの異なる熱膨張係数に基づき、また殊に製造後の素子の冷却の際に生じる張引が低減される。このことは有利にはGaN層1における亀裂形成が少なくなり、基板からのSiC中間層9の積層剥離を阻止する。リフレクタ6の製造(図4g)は上述したように行われる。

【0051】

図5に図示した製造方法では、ポリSiCから成る基板基体21を有する接合基板が使用され、この基板基体上には公知のやり方で単結晶SiC中間層22が貼り合わされている。このために基板基体21と中間層22との間には、例えばシリコン酸化膜からなる接着層23が形成されている(図5a)。

【0052】

この接合基板上にはエピタキシャルに複数のGaNベースの層24が成長される(図5b)。層列の構造は原則的には制限されていない。

【0053】

ここで有利には放射生成に使用される活性層が形成され、この活性層は1つまたは複数のカバー層及び／又は導波層によって囲まれている。活性層を、単一量子井戸構造または多重量子井戸構造である複数の薄い単一層によって構成することができる。

【0054】

さらには、先ず中間層22上に例えばAlGaNベースのバッファ層を形成す

ることは有利であり、このバッファ層によって後続の層に関する改善された格子整合及び比較的高い湿潤性を達成することができる。そのようなバッファ層の導電性を高めるために、バッファ層に例えばInGaNベースの導電性のチャンネルを挿入することができる。

【0055】

続いてGaNベースの層24は縦方向の構造化によって、有利にはメサ状にエッチングすることによって個々の半導体層積層体25に分割される(図5c)。

【0056】

この半導体層積層体25上には、次のステップ(図5d)において、例えばGaAsまたは生成される放射に対して透過性である材料から成る支台26が被着される。

【0057】

それに基づいて、中間層22も含む接合基板が半導体層積層体25から剥がされる(図5e)。このことは例えばエッチング法によって行うことができ、この際に中間層22または接着層23が破壊される。有利には基板基体21を別の製造サイクルにおいて再利用することができる。

【0058】

続いてそのように形成された薄膜半導体基体25上に接触面30が被着される(図5f)。最終的に半導体層積層体25は個別化され(図5g)、通常の場合さらに処理される。

【0059】

図6に図示した製造方法でも再び接合基板が使用され、この接合基板は実質的にポリSiC基板基体21及びSi(111)中間層22によって形成される。中間層22はシリコン酸化膜接着層23を形成することにより、貼り合わせ法を用いて基板基体21上に被着されている(図6a)。

【0060】

この接合基板上には再び複数のGaNベースの層が成長され(図6b)、このGaNベースの層上には最終的に、例えばプラチナから成る接触層28が設けられる(図6c)。

【0061】

続いてGaNベースの層24は、エッチングによる構造化によって個々の半導体層積層体25に分割される(図6d)。

【0062】

そのようにして形成された半導体層積層体25上に、保護のための有利にはシリコン窒化物ベースのパッシベーション層31が被着される(図6e)。

【0063】

パッシベーション層によって覆われていない接触層28の領域上には、それぞれ接合はんだ32が析出され、またその上には銀合金またはアルミニウム合金から成るリフレクタ29が析出される(図6f)。

【0064】

最終的には、半導体層積層体25はリフレクタ29と共融的に支台26に貼り合わされる(図6g)。

【0065】

後続のステップ(図6h)では基板基体21が除去され、この基板基体21は再利用することができる。

【0066】

最終的には、個々の半導体層積層体には上方側に接触面30が設けられる(図6i)。続けて半導体層積層体を個別化することができ、必要に応じてケーシングに取り付けることができる(図示していない)。

【0067】

図7に図示した本発明による製造方法の実施例は、前述の実施例の変形を表す。

【0068】

ここでもまた、既述したように、エピタキシャル基板として接合基板が使用される(図7a)。

【0069】

GaNベースの層24を析出する前に、中間層22のエピタキシャル表面上にはマスク層27が被着される(図7b)。つまりGaNベースの層24は、マス

ク層27によって覆われていないエピタキシャル表面の領域（エピタキシャル窓）上にのみ成長する（図7c）。これによってGa_{0.5}Nベースの層24は層平面の方向に区切られる。つまり付加的に冷却段階においてエピタキシャルに析出された層における張引が回避される。

【0070】

続けて他の実施例と同様の製造方法を続行することができる。

【0071】

既述の実施例に基づく本発明の説明は勿論本発明にのみ制限されるのではなく、本発明の思考に基づき使用される全ての実施形態も含む。

【図面の簡単な説明】

【図1】

本発明による半導体素子の第1の実施例の概略的な断面図である。

【図2】

本発明による半導体素子の第2の実施例の概略的な断面図である。

【図3】

本発明による製造方法の第1の実施例の概略図である。

【図4】

本発明による製造方法の第2の実施例の概略図である。

【図5】

本発明による製造方法の別の実施例の概略図である。

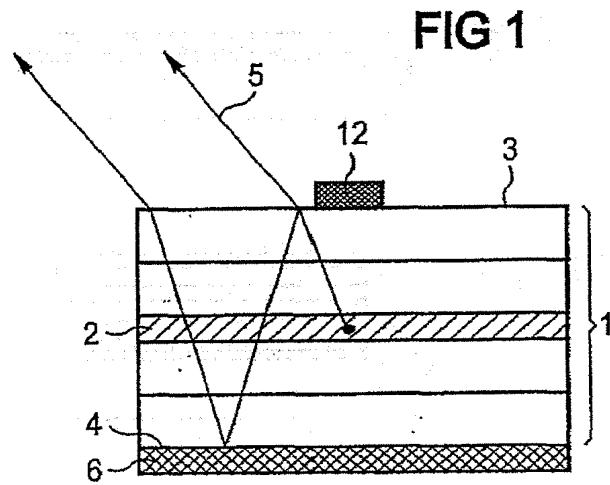
【図6】

本発明による製造方法の別の実施例の概略図である。

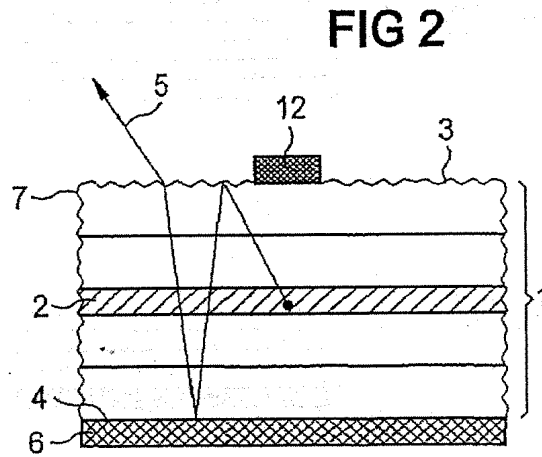
【図7】

本発明による製造方法の別の実施例の概略図である。

【図1】



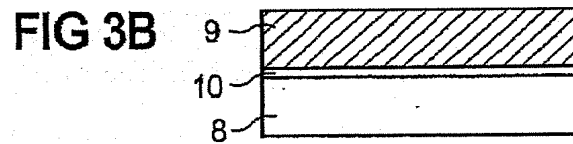
【図2】



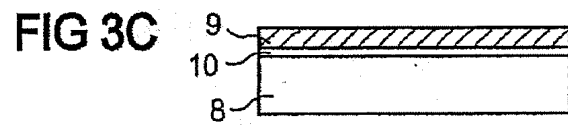
【図3A】



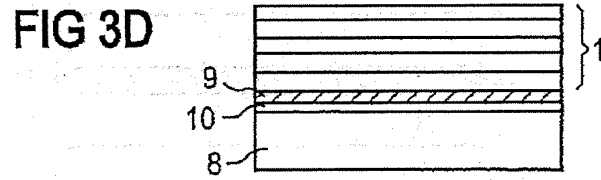
【図3B】



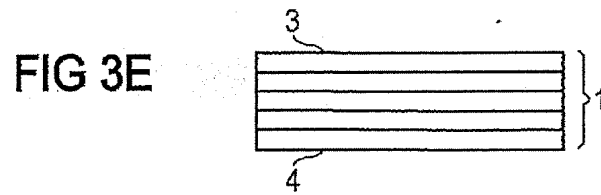
【図3C】



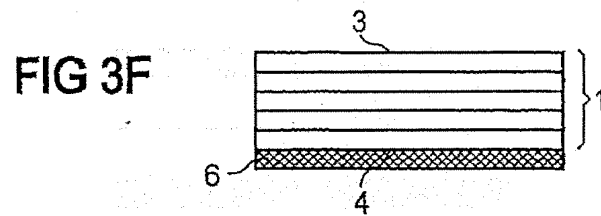
【図3D】



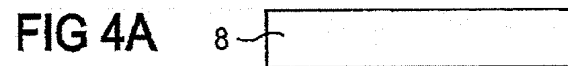
【図3E】



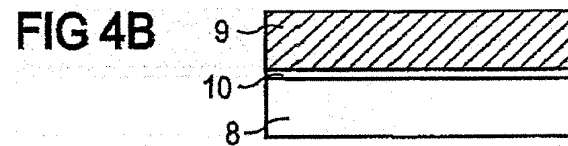
【図3F】



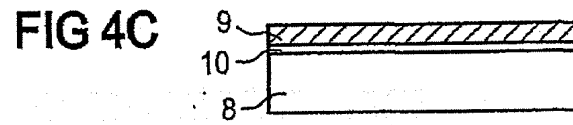
【図4A】



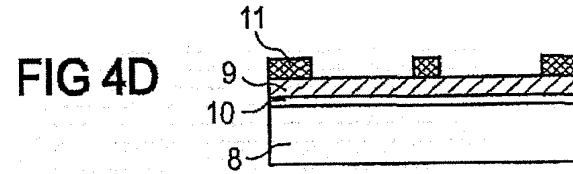
【図4B】



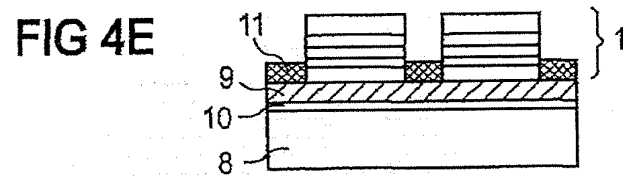
【図4C】



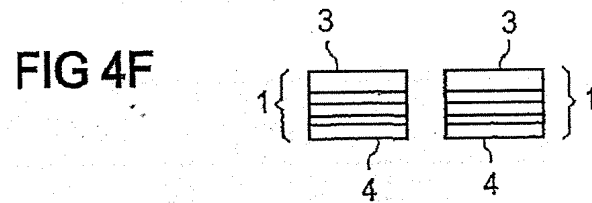
【図4D】



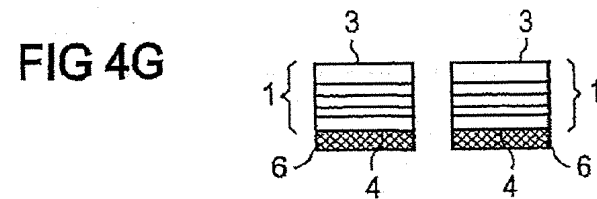
【図4E】



【図4F】

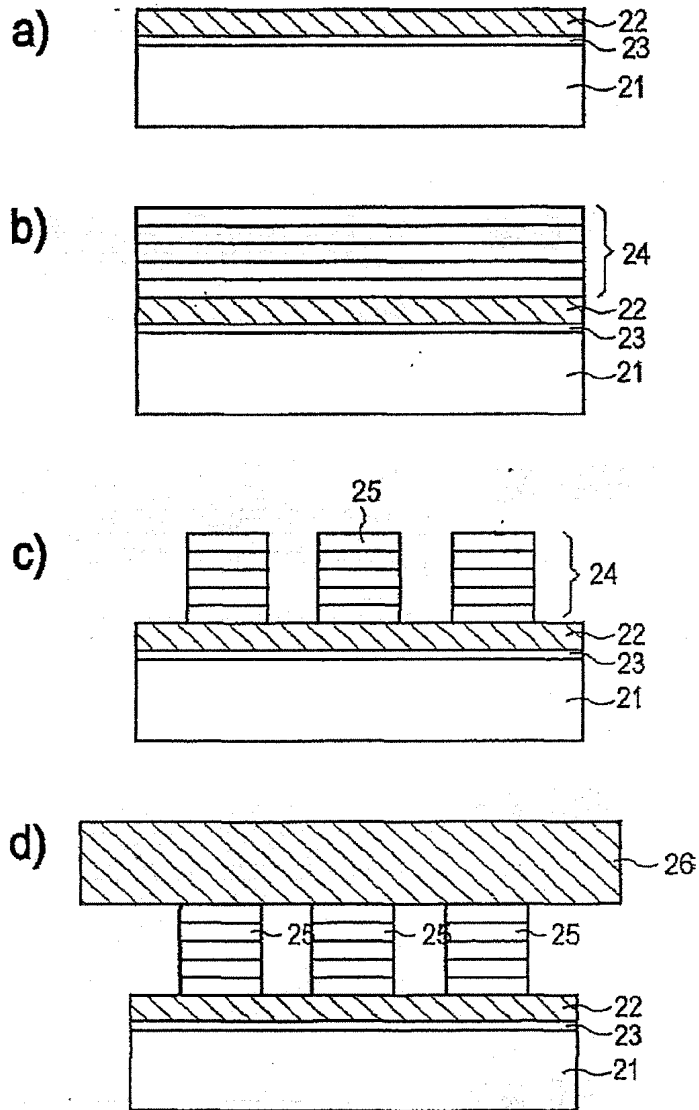


【図4G】



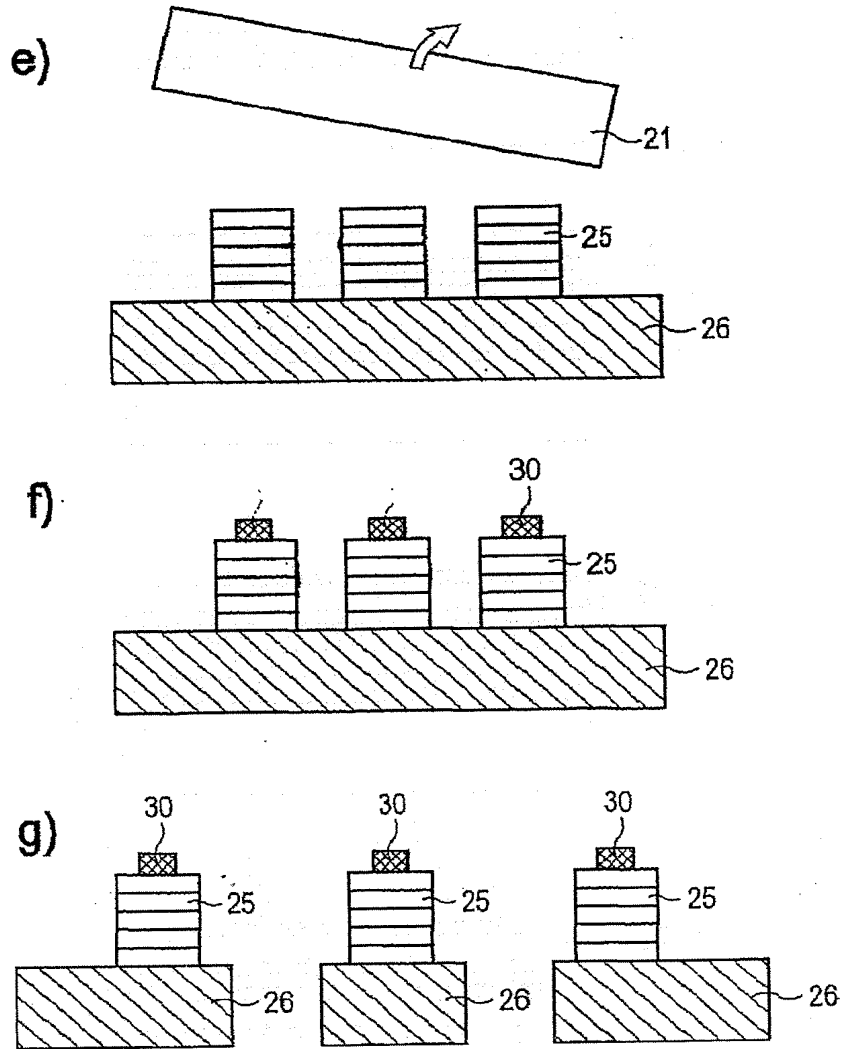
【図5 a-d】

FIG 5



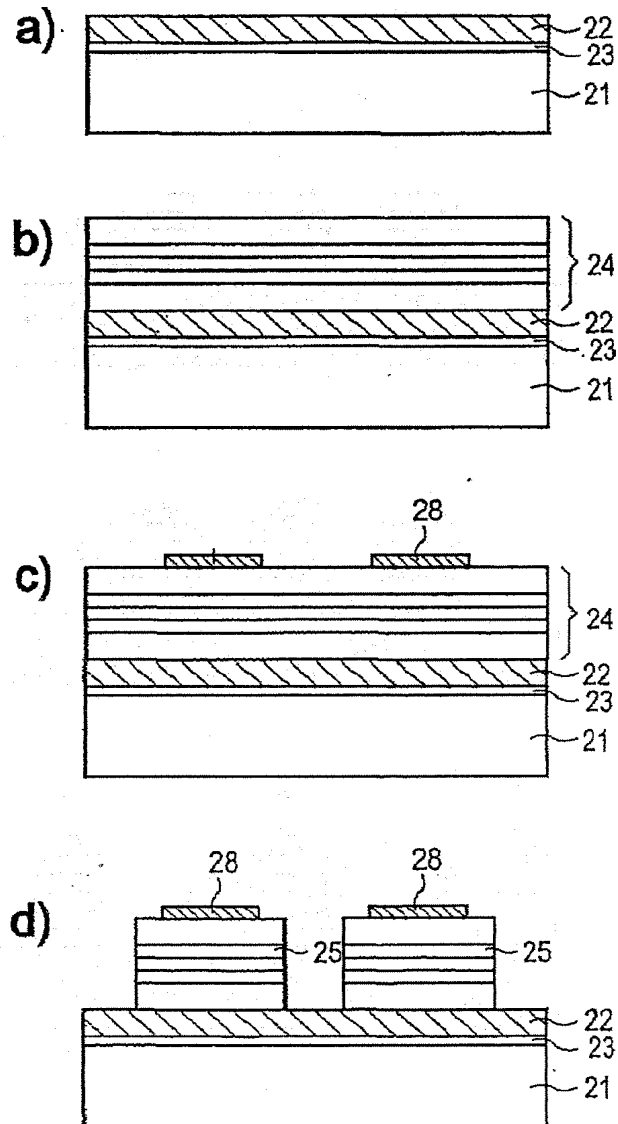
【図5 e-g】

FIG 5



【図6 a-d】

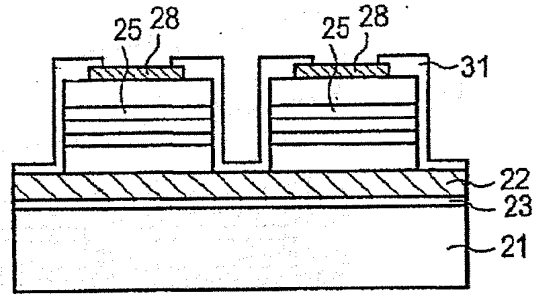
FIG 6



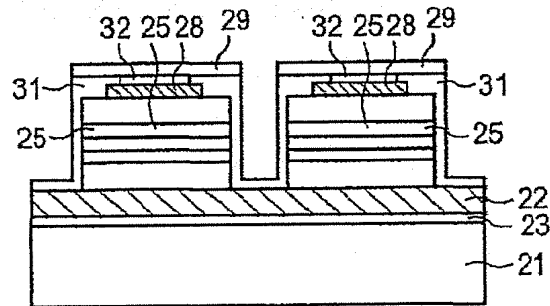
【図6 e-g】

FIG 6

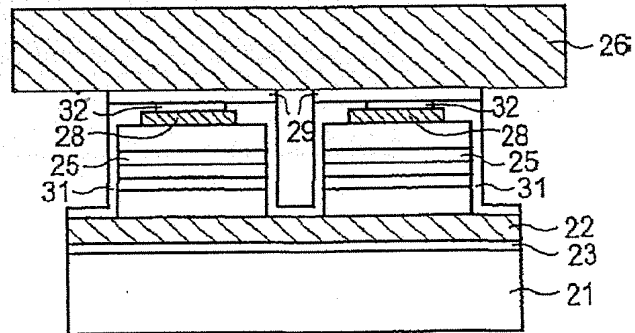
e)



f)

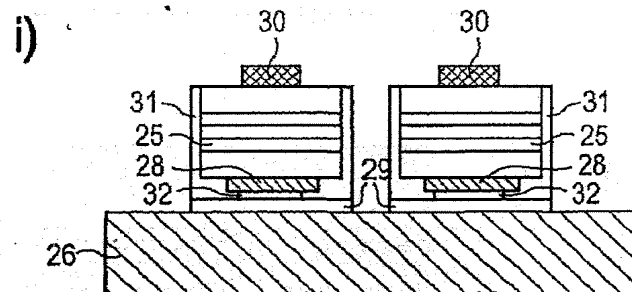
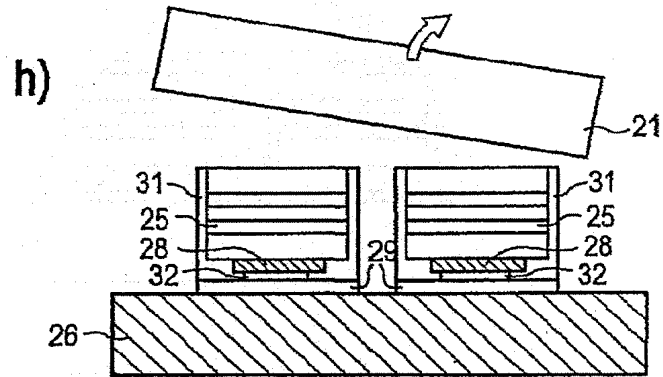


g)



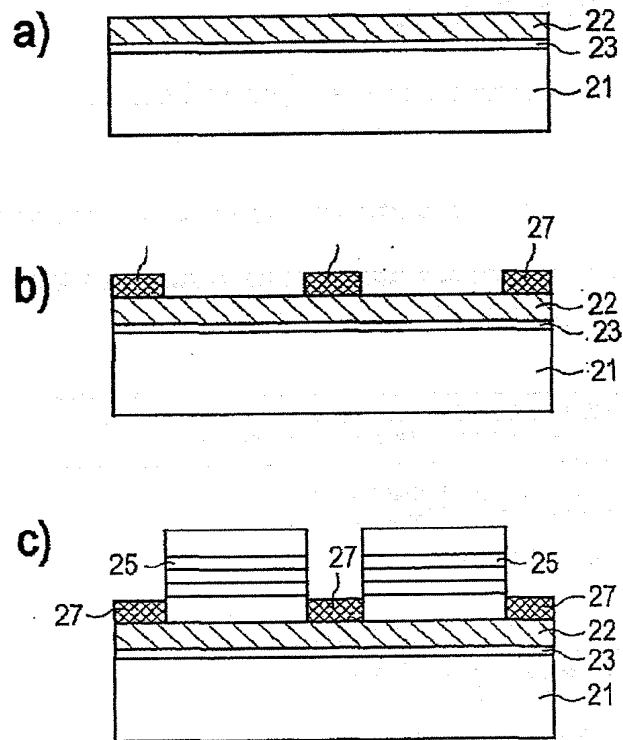
【図6h・i】

FIG 6



【図7 a-c】

FIG 7



【国際調査報告】

INTERNATIONAL SEARCH REPORT

 Int'l Application No
PCT/DE 01/01002

 A. CLASSIFICATION OF SUBJECT MATTER
IPC 7 H01L 33/00 H01L 27/15

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

 Minimum documentation searched (classification system followed by classification symbols)
IPC 7 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-internal, WPI Data, PAJ

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 0 905 797 A (SIEMENS AG) 31 March 1999 (1999-03-31)	1-3, 8, 9, 12, 13, 18, 19, 22
Y	the whole document	7, 9, 10, 14-17, 23, 27, 28
Y	EP 0 404 565 A (MITSUBISHI KASEI CO) 27 December 1990 (1990-12-27)	7, 15-17
A	page 3, line 16-25	37-39
Y	US 5 786 606 A (ITAYA K ET AL) 28 July 1998 (1998-07-28)	9, 10, 23
	the whole document	
Y	DE 197 41 442 A (SIEMENS AG) 1 April 1999 (1999-04-01)	14, 27
	the whole document	

-/-

☒ Further documents are listed in the continuation of box C.☒ Patent family members are listed in annex.

* Special categories of cited documents:

A document defining the general state of the art which is not considered to be of particular relevance

E earlier document but published on or after the international filing date

L document which may throw doubt on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

O document referring to an oral disclosure, use, exhibition or other means

P document published prior to the international filing date but later than the priority date claimed

T later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

X document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

Y document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

Z document member of the same patent family

Date of the actual completion of the international search

18 July 2001

Date of mailing of the international search report

25/07/2001

 Name and mailing address of the ISA
European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 240-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 240-3010

Authorized officer

van der Linden, J.E.

INTERNATIONAL SEARCH REPORT

 Int'l Application No
 PCT/DE 01/01002

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 5 661 074 A (TISCHLER M) 26 August 1997 (1997-08-26) the whole document	28
X	DE 198 30 838 A (ROHM CO) 14 January 1999 (1999-01-14)	1-4, 8, 12, 13, 18-22
A	column 6, line 62 -column 7	5
X	EP 0 896 405 A (CANON KK) 10 February 1999 (1999-02-10)	1, 2, 5, 18, 19, 22
A	example 1	8
X	EP 0 810 674 A (SUMITOMO ELECTRIC IND) 3 December 1997 (1997-12-03)	1-3, 8, 12, 13, 18, 19, 21, 22
	examples 2, 3	
X	US 5 862 167 A (AKASAKI I ET AL) 19 January 1999 (1999-01-19)	1-4, 18-20, 22
A	examples 3, 5	8, 21
X	PATENT ABSTRACTS OF JAPAN vol. 1999, no. 08, 30 June 1999 (1999-06-30) & JP 11 068157 A (SUMITOMO ELECTRIC IND), 9 March 1999 (1999-03-09)	1-3, 8, 12, 13, 18, 19, 21, 22
A	abstract	6
X	PATENT ABSTRACTS OF JAPAN vol. 1996, no. 09, 30 September 1996 (1996-09-30) & JP 08 116090 A (ROHM CO LTD), 7 May 1996 (1996-05-07)	1-3, 8, 12, 13
A	abstract	18
A	EP 0 871 228 A (MATSUSHITA ELECTRONICS CO) 14 October 1998 (1998-10-14) the whole document	1-3, 8, 18-20, 28
A	EP 0 740 376 A (MITSUBISHI ELECTRIC CO) 30 October 1996 (1996-10-30) the whole document	1-6, 8, 18-21
A	US 5 157 468 A (MATSUMOTO K) 20 October 1992 (1992-10-20) the whole document	5, 35
A	US 5 780 873 A (HATAKOSHI G ET AL) 14 July 1998 (1998-07-14) example 4	29, 30

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE 01/01002

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
EP 0905797	A	31-03-1999	US 6111272 A	29-08-2000
EP 0404565	A	27-12-1990	JP 2953468 B	27-09-1999
			JP 3024771 A	01-02-1991
			DE 69008931 D	23-06-1994
			DE 69008931 T	08-12-1994
			KR 179952 B	20-03-1999
			US 5040044 A	13-08-1991
US 5786606	A	28-07-1998	JP 9223819 A	26-08-1997
DE 19741442	A	01-04-1999	CN 1218997 A	09-06-1999
			EP 0903792 A	24-03-1999
			JP 11154648 A	08-06-1999
			US 6100104 A	08-08-2000
US 5661074	A	26-08-1997	US 5585648 A	17-12-1996
			WO 9624167 A	08-08-1996
DE 19830838	A	14-01-1999	JP 11031842 A	02-02-1999
			US 6060730 A	09-05-2000
EP 0896405	A	10-02-1999	JP 11154774 A	08-06-1999
EP 0810674	A	03-12-1997	JP 10114600 A	06-05-1998
			CN 1171621 A	28-01-1998
			TW 389939 B	11-05-2000
			US 5962875 A	05-10-1999
			US 5834325 A	10-11-1998
US 5862167	A	19-01-1999	JP 8032116 A	02-02-1996
JP 11068157	A	09-03-1999	NONE	
JP 08116090	A	07-05-1996	US 6087681 A	11-07-2000
			US 5838029 A	17-11-1998
EP 0871228	A	14-10-1998	JP 10341036 A	22-12-1998
			US 6069394 A	30-05-2000
EP 0740376	A	30-10-1996	JP 8307001 A	22-11-1996
			CN 1136720 A	27-11-1996
			DE 69601477 D	18-03-1999
			US 5701321 A	23-12-1997
US 5157468	A	20-10-1992	JP 4132274 A	06-05-1992
US 5780873	A	14-07-1998	JP 9129984 A	16-05-1997

フロントページの続き

- (31)優先権主張番号 100 51 465. 0
(32)優先日 平成12年10月17日(2000. 10. 17)
(33)優先権主張国 ドイツ(DE)
(81)指定国 EP(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), CA, CN, JP, KR, US
(72)発明者 ベルトルト ハーン
ドイツ連邦共和国 ヘーマウ アム プファネンシュティール 2
(72)発明者 フォルカー ヘルレ
ドイツ連邦共和国 ラーバー アイヒェンシュトラッセ 35
(72)発明者 ハンス・ユルゲン ルーガウアー
ドイツ連邦共和国 ヴェンツェンバッハタネンヴェーク 14
(72)発明者 マンフレート ムントプロート・ヴァンゲロフ
ドイツ連邦共和国 ギュンツブルク ヨーゼフ・ハース・シュトラッセ 1
(72)発明者 ドミニク アイゼルト
ドイツ連邦共和国 レーゲンスブルク アグリコラヴェーク 11
Fターム(参考) 5F041 AA03 AA04 CA40 CB15